

組込みソフトウェアエンジニアのための OJT リーダー養成講座

1. 目的

本研修では、これから組込みソフトウェア開発の中心を担っていく、入社 1~3 年のエンジニアに OJT を実施する現場リーダー（エンジニア）を主な対象としている。そのため組込みソフトウェアの教科書に出てくるような基礎的な技術や、用語に関する説明は行わない。内容は実際に組込みソフトウェア開発を行う時に直面する問題に焦点をあてて解説する。組込みソフトウェア tips 集を目指し、教科書に記載されていない知識及び技術の教育を主目的としている。

2. 受講後の到達目標

- (1) C やアセンブラで行う組込みソフトウェアにおいて、犯しがちなミスの概要を理解している
- (2) 実際の動きにおける不具合から、その原因を推定できる、そしてその原因を特定するための方法を理解している
- (3) 原因不明の不具合に苦しんでいるソフトウェアエンジニアに対して、的確なアドバイスをすることができる
- (4) これから中堅の組込みソフトウェアエンジニアになっていくエンジニアを指導できる

3. 内容（予定）

・組み込みソフトウェアの特徴

並列性、リアルタイム性、割り込み処理

記憶デバイスの寿命

最適化（オプティマイザ）処理（x86+Cygwin を使用して確認）

マルチ CPU システム

開発環境解説、ツールチェーン

上手な教材選び

など

・事例に基づくノウハウ

Cの命令と機械語の命令

最適化 (オブティマイザ)

ビット演算とマスク

リングバッファ

多重インクルード

#define と inline

0(zero)は特別

浮動小数点関連

CとC++ (C++におけるポインタ変数の宣言など)

FSMに基づく実装

排他制御

など

・排他制御の必要性/難しさ

排他制御をしないとどのような問題が発生するか

ソフトウェアによる排他制御 (ピーターソンの例など)

優先度逆転

など

・Cによるオブジェクト指向の実装, UMLとC++

4. 必要な知識

参加者は以下の条件を満たしていることが望ましい

(1) 組込みシステムの開発経験をもち, 主任・リーダークラスの方.

(2) 出来れば何らかのアセンブラでの開発経験がある (CASLは除く)

(3) 以下の用語に関しては, ほぼ理解している, 少なくとも言葉くらいは聞いたことがある

メモリマップ, ポート (I/O), プロセッサコアのレジスタとデバイス (ペリフェラル) レジスタ/SFR, プログラムカウンタ, フラグ/ステータス/コントロールレジスタ, ROMとRAM, 割り込み, 割り込み処理(ISR), リアルタイムOS, タスク (またはスレッド, プロセス), タスクスイッチ, プライオリティ/優先度, プリエンプティブスケジューリング, セマフォ, タスクの状態 (実行可能, (セマフォ) 待ち), 並列処理, 排他制御, 浮動小数点演算

5. 教科書・参考書

教科書: 特に無し, 資料は配布します.